

Rancang bangun dan karakterisasi rangkaian solid state power amplifier OCL dengan metode simulasi dan uji perangkat keras = Design and characterization of the OCL solid state power amplifier circuit using simulation and hardware test methods

Muhammad Alwan Tsurayya, author

Deskripsi Lengkap: <https://lib.ui.ac.id/detail?id=9999920570479&lokasi=lokal>

Abstrak

Penelitian ini membahas perancangan, simulasi, dan analisis kerja Solid State Power Amplifier (SSPA) dengan konfigurasi Output Capacitor Less (OCL) berbasis topologi tiga tahap penguatan, yaitu differential amplifier, voltage amplifier stage (VAS), dan Final Amplifier. Tujuan dari penelitian ini adalah untuk mengevaluasi karakteristik penguatan dan kualitas sinyal pada setiap tahap penguat serta membandingkan hasil simulasi dengan implementasi rangkaian fisik. Proses simulasi dilakukan menggunakan perangkat lunak Multism untuk mendapatkan data gain tegangan, gain arus, serta parameter distorsi harmonik total (THD) dan SINAD. Sementara itu, implementasi rangkaian nyata diuji dengan menggunakan power supply DC, sinyal input sinusoidal dari function generator, dan osiloskop digital untuk menganalisis performa output.

Hasil pengujian menunjukkan bahwa tahap differential amplifier menghasilkan penguatan sebesar -5,77 V/V, sedangkan VAS memberikan gain sekitar 12,22 V/V dan final amplifier memiliki karakteristik unity gain serta gain arus sebesar 150 kali, yang masih berada dalam rentang beta transistor TIP2955. Distorsi harmonik total (THD) yang diperoleh sebesar 0,130% dan nilai SINAD sebesar 53,659 dB, yang masih tergolong layak untuk aplikasi audio. Selain itu, digunakan juga analisis frekuensi respons pada rentang 1 Hz sampai 200 kHz yang menunjukkan penurunan gain secara bertahap setelah 50 kHz, mengindikasikan batas atas bandwidth efektif dari amplifier.

Penelitian ini membuktikan bahwa rangkaian SSPA OCL yang dirancang mampu menghasilkan penguatan dan kualitas sinyal yang baik pada frekuensi audio, serta memberikan pemahaman yang mendalam terhadap performa masing-masing tahap penguatan berdasarkan pengujian simulasi dan implementasi.

.....This study presents the design, simulation, and performance analysis of a Solid State Power Amplifier (SSPA) using an Output Capacitor Less (OCL) configuration. The amplifier adopts a three-stage topology, comprising a differential amplifier, a voltage amplifier stage (VAS), and a final amplifier stage. The primary objective is to evaluate the gain characteristics and signal integrity at each amplification stage and compare the simulation results with those obtained from the physical implementation. Simulations were conducted using Multisim software to obtain voltage gain, current gain, total harmonic distortion (THD), and signal-to-noise and distortion ratio (SINAD). The real circuit implementation was tested using a DC power supply, sinusoidal input signal from a function generator, and a digital oscilloscope for output analysis.

The differential amplifier stage produced a voltage gain of -5.77 V/V, while the VAS achieved approximately 12.22 V/V. The final stage operated close to unity voltage gain and demonstrated a current gain of 150x, which falls within the beta range of the TIP2955 transistor. The measured THD was 0.130%, and SINAD was recorded at 53.659 dB, indicating acceptable performance for audio applications.

Frequency response analysis across the 1 Hz to 200 kHz range showed a gradual decline in gain beyond 50 kHz, suggesting the upper bandwidth limit of the amplifier.

Overall, this research demonstrates that the designed OCL-based SSPA is capable of delivering adequate gain and signal quality across the audio frequency range, providing insight into each amplification stage through both simulation and physical testing.